

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

## (54) SYNCHRONIZING CIRCUIT

(11) 4-115790 (A) (43) 16.4.1992 (19) JP

(21) Appl. No. 2-236474 (22) 5.9.1990

(71) SHARP CORP (72) KATSUYA MIZUKATA(3)

(51) Int. Cl<sup>s</sup>. H04N5/93, G11B20/02, G11B20/12, H04K1/00, H04L7/08, H04N5/10

**PURPOSE:** To attain synchronization by applying masking to a composite synchronizing signal when a specific signal is added between horizontal synchronizing signals and fetching a composite synchronizing signal not through a mask circuit when a noise signal is included.

**CONSTITUTION:** In the case of the synchronizing circuit in which a horizontal synchronizing signal and a vertical synchronizing signal are obtained from a composite synchronizing signal, masking is applied to the composite synchronizing signal to obtain a masked composite synchronizing signal from which a specific signal is eliminated when the specific signal is added between the horizontal synchronizing signals of the composite synchronizing signal and the added period of the specific signal is limited to a prescribed period with respect to the vertical synchronizing signal. Whether or not a noise signal is included in the composite synchronizing signal is decided. When the deciding circuit decides it that the noise signal is included in the composite synchronizing signal, the composite synchronizing signal not through the mask circuit is fetched to obtain the horizontal synchronizing signal and the vertical synchronizing signal and when the discrimination circuit discriminates it that no noise signal is included, the composite synchronizing signal obtained from the mask circuit and subjected to masking is fetched as the composite synchronizing signal to obtain the horizontal synchronizing signal and the vertical synchronizing signal thereby obtaining the horizontal synchronizing signal and the vertical synchronizing signal not disturbing the picture from the obtained composite synchronizing signal.

## (54) POWER SUPPLY DISPLAY DEVICE FOR AMPLIFIER FOR CATV EQUIPMENT

(11) 4-115791 (A) (43) 16.4.1992 (19) JP

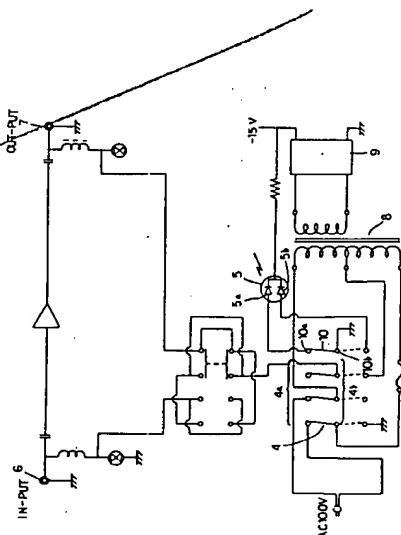
(21) Appl. No. 2-236093 (22) 6.9.1990

(71) HOCHIKI CORP (72) KEIICHI HAMADA(1)

(51) Int. Cl<sup>s</sup>. H04N7/10

**PURPOSE:** To confirm whether a power supply is 100VAC power supply or a power supply through a coaxial cable at a glance by changing a color lighted on a display section depending on the power used, commercial 100VAC power supply or power supply through the coaxial cable.

**CONSTITUTION:** When a 100VAC power supply is selected as the power supply, an input power supply changeover switch 4 is turned to the position of 100VAC 4a. In this case, a voltage is applied to a constant voltage power supply 9 through a transformer 8 and an amplifier is operative. A power supply display light changeover switch 10 is connected to the position of terminal 10a in interlocking with the switch 4. Thus, the circuit toward an LED 5a is formed and the LED 5a is lighted in red when the constant voltage power supply 9 is activated. On the other hand, when the power feeding through a coaxial cable is selected, the input power supply changeover switch 4 is turned to the position of a coaxial cable feeding 4b. In this case, the switches are connected as shown in broken lines, the switch 10 is switched in interlocking therewith and the circuit toward an LED 5b is formed, and the LED 5b is lighted in green when the constant voltage power supply 9 is activated.



## (54) PICTURE SIGNAL CODING SYSTEM

(11) 4-115792 (A) (43) 16.4.1992 (19) JP

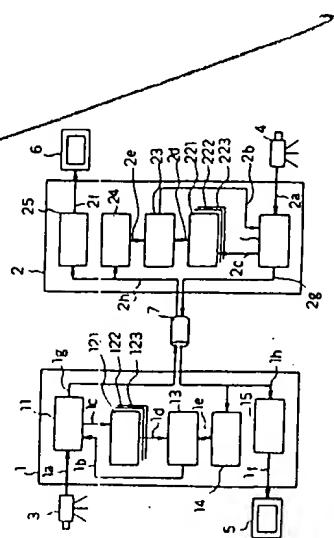
(21) Appl. No. 2-234376 (22) 6.9.1990

(71) HITACHI LTD (72) IWAO ISHINABE

(51) Int. Cl<sup>s</sup>. H04N7/137, G06F11/10, G06F15/66, H03M13/00, H04B14/04, H04L1/00, H04N7/14, H04N7/15, H04N11/04

**PURPOSE:** To improve the probability of a picture reproduced correctly by controlling the frequency of occurrence of in-frame prediction so as to be increased in an environment where an error is not completely recovered by an error correction code only so as to refresh frequently a deteriorated picture caused due to transmission error.

**CONSTITUTION:** A reception coded data inputted to a transmission input line 1h is inputted also to a circuit 14, the circuit 14 measures the reception error rate of the coded data and outputs a measured error rate to an output line 1e. An inter-frame prediction decision signal 1c outputted from a picture coding circuit 11 is inputted to counters 121-123. The counters 121-123 increase the count when the signal 1c represents inter-frame prediction. A prediction control circuit 13 compares the count with an inter-frame prediction continuous limit number based on the error rate from the circuit 14. The circuit 13 controls the frequency of occurrence of in-frame prediction so as to be increased when the transmission error rate is large, that is in the case of an environment with deteriorated transmission quality or in an environment in which transmission quality is tentatively deteriorated.



N

⑩ 日本国特許庁 (JP)      ⑪ 特許出願公開  
 ⑫ 公開特許公報 (A)      平4-115790

⑬ Int. Cl. \*      識別記号      厅内整理番号      ⑭ 公開 平成4年(1992)4月16日  
 H 04 N 5/93      A 7205-5C  
 G 11 B 20/02      K 9197-5D  
 20/12      102      9074-5D※  
 審査請求 未請求 請求項の数 1 (全7頁)

⑤発明の名称 同期回路

⑥特 願 平2-236474  
 ⑦出 願 平2(1990)9月5日

⑧発明者 水方勝哉 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
 内  
 ⑨発明者 川口登史 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
 内  
 ⑩発明者 竹田信 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
 内  
 ⑪発明者 武宏 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
 内  
 ⑫出願人 シャープ株式会社  
 ⑬代理人 弁理士 西教圭一郎 大阪府大阪市阿倍野区長池町22番22号  
 外1名

最終頁に続く

明細書

1. 発明の名称

同期回路

2. 特許請求の範囲

複合同期信号から水平同期信号および垂直同期信号を得る同期回路において、

複合同期信号中の水平同期信号の間に特定信号が付加されていて、かつその特定信号の付加期間が垂直同期信号を基準にして一定期間に固定される場合に、複合同期信号にマスキングを施して前記特定信号を除去したマスク済み複合同期信号を得るマスク回路と、

複合同期信号中にノイズ信号が含まれるか否かを判定する判定回路と、

前記判定回路がノイズ信号を含むと判定する場合には前記マスク回路を経ない複合同期信号を、また前記判定回路がノイズ信号を含まないと判定する場合にはマスク回路から得られるマスク済み複合同期信号を、水平同期信号および垂直同期信号を得るべき複合同期信号として取り込む弁別回

路とを備えたことを特徴とする同期回路。

3. 発明の詳細な説明

産業上の利用分野

本発明は、複合同期信号から水平同期信号および垂直同期信号を得るようにしたディスプレイなどにおける同期回路に関する。

従来の技術

第3図は、複合同期信号から水平同期信号および垂直同期信号を得るようにした従来の同期回路の概略的な構成を示すブロック図である。

PLL (Phase Locked Loop) 回路1は、複合同期信号SYNを取り込み、その複合同期信号SYNの水平同期成分に同期したクロックCKと、次段のカウンタ2をリセットするリセットパルスRESを生成するための回路である。

カウンタ2は、上記リセットパルスRESによってリセットされ上記クロックCKをカウントすることによって、複合同期信号SYNの水平同期成分に同期した水平同期信号HSを生成する回路である。

垂直同期成分分離回路3は、複合同期信号SYNを取り込み、その中の垂直同期成分に同期したパルスVSを生成する回路である。

垂直同期信号生成回路4は、上記垂直同期成分分離回路3で生成されるパルスVSを上記カウンタ2で生成される水平同期信号HSに同期した垂直同期信号VHに変換する回路である。

#### 発明が解決しようとする課題

ところで、ビデオテープに記録されている複合同期信号SYNの場合には、垂直プランキング内の前後の水平同期信号の間に複製防止用の信号（以下、コピーガード信号と呼ぶ）が付加されていることがあるが、上述した従来の同期回路でこのような複合同期信号SYNから水平同期信号HSおよび垂直同期信号VHを得ようとすると、PLL回路1から生成されるクロックCKやリセットパルスRESが上記コピーガード信号に起因して乱され、その結果、カウンタ2によって生成される水平同期信号HSも乱されて、画像を正常に表示できなくなるという問題点があった。

複合映像信号から画像を乱すことのない水平同期信号および垂直同期信号を得ることのできる同期回路を提供することである。

#### 課題を解決するための手段

本発明は、複合同期信号から水平同期信号および垂直同期信号を得る同期回路において、

複合同期信号中の水平同期信号の間に特定信号が付加されていて、かつその特定信号の付加期間が垂直同期信号を基準にして一定期間に限定される場合に、複合同期信号にマスキングを施して前記特定信号を除去したマスク済み複合同期信号を得るマスク回路と、

複合同期信号中にノイズ信号が含まれるか否かを判定する判定回路と、

前記判定回路がノイズ信号を含むと判定する場合には前記マスク回路を経ない複合同期信号を、また前記判定回路がノイズ信号を含まないと判定する場合にはマスク回路から得られるマスク済み複合同期信号を、水平同期信号および垂直同期信号を得るべき複合同期信号として取り込む弁別回路を得る。

すなわち、上記コピーガード信号は垂直同期信号が現れる時点の一定期間後から映像信号開始の2水平期間前までの期間に付加するよう規格化されているが、このコピーガード信号に起因する水平同期信号HSの乱れは、映像信号開始後の数水平期間続き、そのため表示画像の上部に映像の乱れが発生することになる。

このように、映像信号開始後も水平同期信号HSが乱れるのは、生成する水平同期信号HSの位相を複合同期信号SYNと合わせるためにPLL回路1を使用しているためである。つまり、PLL回路1の反応速度が遅いと、それだけ水平同期信号HSの乱れが続く時間が長くなるが、一方、反応速度をあまり遅くしすぎると別の弊害が起きるため、結局、PLL回路1の反応速度を調整することで上記映像の乱れを回避することはできない。

したがって、本発明の目的は、複合同期信号中の前後の水平同期信号の間にコピーガード信号のような特定信号が付加されている場合でも、その

路とを備えたことを特徴とする同期回路である。

#### 作用

本発明に従えば、複合同期信号中にノイズ信号が含まれていない場合には、マスク回路を経てコピーガード信号などの特定信号を除去したマスク済み複合同期信号が、また複合同期信号中にノイズ信号が含まれる場合には、マスク回路を経ない複合同期信号が弁別回路によって取り込まれ、その取り込まれた複合同期信号から水平同期信号および垂直同期信号が得られるので、複合同期信号にノイズ信号がない限り、画像を乱さない水平同期信号および垂直同期信号を得ることができる。

#### 実施例

第1図は本発明の一実施例であるディスプレイ用の同期回路の概略的な構成を示すブロック図であり、第2図はその同期回路の動作を示すタイミングチャートである。

第1図におけるPLL回路1、カウンタ2、垂直同期成分分離回路3および垂直同期信号生成回路4は、上述した従来の同期回路の場合とほぼ同

機である。ただし、PLI回路1には、後述する切換え回路13を経た複合同期信号SYが入力され、垂直同期成分分離回路3には従来例の場合と同じに未処理の複合同期信号SYNが直接入力される。

すなわち、上記PLI回路1は、複合同期信号SYを取り込み、その複合同期信号SYの水平同期成分に同期したクロックCKと、次段のカウンタ2をリセットするリセットバルスRESを生成するための回路である。

カウンタ2は、上記リセットバルスRESによってリセットされ上記クロックCKをカウントすることによって、複合同期信号SYの水平同期成分に同期した第2図(1)に示す水平同期信号HSと、複合同期信号SYNに付加されるコピーガード信号CGの終了時点以後の時点を示す第2図(3)のバルスMSKとを生成する回路である。

垂直同期成分分離回路3は、複合同期信号SYNを取り込み、その中の垂直同期成分に同期したバルスVSを生成する回路である。

カウントまでの期間にコピーガード信号CGが付加されている。また、第2図(1)～第2図(5)の波形は1水平期間の波形を示している。

ゲート回路6は、バルスN1がローレベルの期間つまりHSカウンタの計数が0カウントから1カウントの間だけ複合同期信号SYNをそのまま信号SCKとして出力する機能を持つ回路である。通常のテレビ信号では、上記期間中に複合同期信号SYNのバルスは数個しか発生しないが、ノイズ信号を含む場合には、この期間に多数のバルスを発生することになり、テレビ信号がノイズ状態にあるときには、そのような多数のバルスを含む信号が上記ゲート回路6より信号SCKとして出力されることになる。

ノイズ判定回路7は、前段のゲート回路6からの出力信号SCKに基づき、正常な複合同期信号SYNが入力されているか、またはノイズ状態にあるかを判定する回路であり、カウンタ2で生成される水平同期信号HSによって初期化され、ゲート回路6からの出力信号SCKを計数し、cカ

垂直同期信号生成回路4は、上記垂直同期成分分離回路3で生成されるバルスVSを上記カウンタ2で生成される水平同期信号HSに同期した垂直同期信号VHに変換する回路である。

HSカウンタ5は、上記垂直同期信号生成回路4から垂直同期信号VHが生成されるときにはその垂直同期信号VHによって、またその垂直同期信号VHが生成されないときにはその周期以上の周期で自動的に初期化されて、カウンタ2の出力である水平同期信号HSを計数するカウンタであって、第2図(8)に示すように初期化された直後0カウントから1カウントの間でローレベルに変化するバルスN1と、第2図(9)に示すように初期化の後nカウントからn+1カウントの間でローレベルに変化するバルスN2と、第2図(10)に示すように初期化後mカウントからmカウントの間でローレベルに変化するバルスCUTとを生成する機能を持つ。

なお、第2図(6)に示す複合同期信号SYNでは、上記HSカウンタ5のmカウントからnカ

カウントまでに第2図(13)に示すバルスNを出力するカウンタによって構成されている。このノイズ判定回路7は、HSカウンタ5の0カウントから1カウントの間だけ、ゲート回路6の出力信号SCKを計数するので、複合同期信号SYNがノイズ状態のときにはカウント数が増加し、カウントに達してバルスNを出力することになる。つまり、バルスNを出力するということは、ノイズ状態であると判定していることを意味する。

ラッチ回路8は、ノイズ判定回路7から出力されるバルスNでセットされ、HSカウンタ5からのバルスN2でリセットされて、第2図(14)に示すようにバルスNの立ち下がりの時点からバルスN2の立ち下がりの時点までの期間にハイレベルとなるバルスAを出力する回路である。すなわち、バルスAは、ノイズ判定回路7がノイズ状態であると判定したときに出力される。

ORゲート9は、上記ラッチ回路8から出力されるバルスAと、HSカウンタ5から出力されるバルスCUTとの論理和をとり、論理和信号とし

てパルスBを出力する論理回路である。したがって、複合同期信号SYNがノイズ状態にない正常な信号の場合には、パルスBとしてパルスCUTが出力され、ノイズ状態の場合にはパルスBとして一定のハイレベルが出力される。つまり、ノイズ状態の場合には、パルスCUTがパルスAによって無効にされる。

SYNカウンタ10は、カウンタ2で生成されるパルスMSKによって初期化され、複合同期信号SYNを計数する回路であり、その計数の2カウント目から3カウント目までの期間がローレベルに変化する第2図(5)に示すようなパルスMを出力するカウンタである。この場合のパルスMは、複合同期信号SYNに付加されるコピーガード信号CGの開始時点を示す信号となっている。

ラッチ回路11は、カウンタ2で生成されるパルスMSKによってセットされ、SYNカウンタ10から出力されるパルスMによってリセットされ、第2図(4)に示すようにパルスMの立ち下がり時点からパルスMSKの立ち下がり時点まで

信号を選択し、パルスBがパルスCUTを無効とした一定のハイレベルの信号のときに、切換回路13はマスクされない元の複合同期信号SYNを複合同期信号SYとして選択する。

次に、第2図のタイミングチャートを参照して上記同期回路の動作を説明する。

複合同期信号として、第2図(2)および第2図(6)に示すように水平同期信号の間にコピーガード信号CGを付加した複合同期信号SYNが入力されるとき、その複合同期信号SYNに基づき、垂直同期成分分離回路3および垂直同期信号生成回路4を経て第2図(7)に示す垂直同期信号VHが生成される。

一方、SYNカウンタ10では、カウンタ2で生成されるパルスMSKによって初期化され、複合同期信号SYNを計数し、第2図(5)に示すパルスMを出力する。

次段のラッチ回路11では、そのパルスMと上記カウンタ2からのパルスMSKとに基づき、第2図(4)に示すようにコピーガード信号CGを

の期間がローレベルに変化するパルスSYNMSKを出力する回路である。この場合のパルスSYNMSKは、複合同期信号SYNに付加されるコピーガード信号CGをマスクする信号となっている。

ゲート回路12は、上記パルスSYNMSKによって第2図(6)に示す複合同期信号SYNをマスクした信号、つまり複合同期信号SYNからコピーガード信号CGを除去した第2図(12)に示すマスク済み複合同期信号SYNOを得る回路である。

切換回路13は、複合同期信号SYNと前段のゲート回路12を経て得られるマスク済み複合同期信号SYNOとを取り込み、ORゲート9からのパルスBに応じていずれかの信号を上述したP.L.L.回路1に与える複合同期信号SYとして選択する回路である。すなわち、パルスBがパルスCUTでパルスCUTがローレベルであるときに、切換回路13はマスク済み複合同期信号SYNOつまりコピーガード信号CGを除去した複合同期

除去するマスクとなるパルスSYNMSKを出力する。

次段のゲート回路12では、上記パルスSYNMSKによって複合同期信号SYNをマスクし、第2図(12)に示すようにコピーガード信号CGを除去したマスク済み複合同期信号SYNOを出力する。

次段の切換回路13では、ORゲート9から与えられるパルスBに応じて、元の複合同期信号SYNとマスク済み複合同期信号SYNOのいずれかをP.L.L.回路1に入力する複合同期信号SYとして選択する。

P.L.L.回路1に入力された複合同期信号SYに基づき、そのP.L.L.回路1および次段のカウンタ2を経て生成される第2図(1)に示す水平同期信号HSと、垂直同期信号生成回路4によって生成される第2図(7)に示す垂直同期信号VHによって、HSカウンタ5からは、第2図(8)～(10)に示すパルスN1、N2、CUTが出力される。

ゲート回路6では、上記パルスN1がローレベルの期間、複合同期信号SYNを通過させ、信号SCKとして次段のノイズ判定回路7に入力する。

ノイズ判定回路7では、水平同期信号HSによる初期化の後、上記信号SCKを計数するが、複合同期信号SYNがノイズ状態にない正常なとき、そのカウント値はcカウントに達せず第2図(13)に示すパルスNを出力しない。つまりノイズなしと判定する。これに対して、複合同期信号SYNがノイズ状態にあるとき、カウント値はcカウントに達し、ノイズ判定回路7からパルスNが出力される。つまり、ノイズありと判定される。

ノイズ判定回路7によってノイズありと判定された場合には、そのノイズ判定回路7から出力されるパルスNと、HSカウンタ5から出力されるパルスN2とに基づき、次段のラッチ回路8からパルスCUTを無効にする第2図(14)に示すパルスAが出力される。

複合同期信号SYNがノイズ状態にない正常のとき上記パルスAは出力されないので、ORゲー

れないので元の複合同期信号SYNを選擇する。

ちなみに、ノイズ状態で複合同期信号SYNにマスクをかけるものとすると、ノイズ状態で複合同期信号が紛れた状態から複合同期信号が入ってきて同期を引き込んだときに、その引き込み速度が遅くなるという事態が生じる。また、電波強度が弱い弱電界のテレビ信号の場合に、複合同期信号SYNにマスクをかけた場合には、同期がかかりにくくなるという事態が生じる。

この実施例では、上述したようにノイズ状態の有無に応じて複合同期信号SYNにマスクをかけるか否かを決めるようにしているので、上述したような同期の引き込み速度が遅れたり、同期がかかりにくくなるという事態を回避できる。

また、コピーガード信号CGを付加した複合同期信号を取り扱うのはビデオテープ再生の場合であるから、この場合はノイズ状態や弱電界の条件とは異なる条件であり、したがってマスクをかけても同期引き込み速度が遅れたり、同期がかかりにくくなることはない。

ト9の出力であるパルスBとしてパルスCUTが切換回路13に与えられる。

したがって、切換回路13ではPLL回路1に入力する複合同期信号SYとして、パルスBがローレベルの期間、コピーガード信号CGを除去したマスク済み複合同期信号SYNOを選択する。

このようにして、複合同期信号SYNがノイズ状態にないときには、PLL回路1にはコピーガード信号CGを除去した複合同期信号SYが入力されるので、これから得られる水平同期信号HSにはコピーガード信号CGに起因する乱れが生じない。

一方、複合同期信号SYNがノイズ状態にある場合には、ノイズ判定回路7からパルスNが出力され、このとき次段のラッチ回路8から出力されるパルスAによって、HSカウンタ5から出力されるパルスCUTは無効となり、ORゲート9から切換回路13に与えられるパルスBは一定のハイレベルとなるため、PLL回路1に入力する複合同期信号SYとして、切換回路13はマスクさ

なお、上記実施例では、複合同期信号SYNにコピーガード信号CGが付加されていない場合でも、ノイズ状態でない限り、マスク済み複合同期信号SYNOがPLL回路1に入力する複合同期信号SYとして選択されることになるが、この場合、マスク済み複合同期信号SYNOはマスクしない元の復号同期信号SYNと同一の信号となるので何等問題はない。

#### 発明の効果

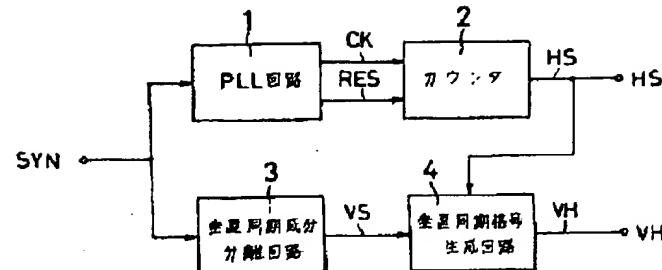
以上のように、本発明の同期回路によれば、複合同期信号中にノイズ信号が含まれていない場合には、マスク回路を経てコピーガード信号などの特定信号を除去したマスク済み複合同期信号を、また複合同期信号中にノイズ信号が含まれる場合には、マスク回路を経ない複合同期信号を別別回路によって取り込み、その取り込んだ複合同期信号から水平同期信号および垂直同期信号を得るようにしているので、複合同期信号にノイズ信号がない限り、画像を乱さない水平同期信号および垂直同期信号を得ることができる。

#### 4. 図面の簡単な説明

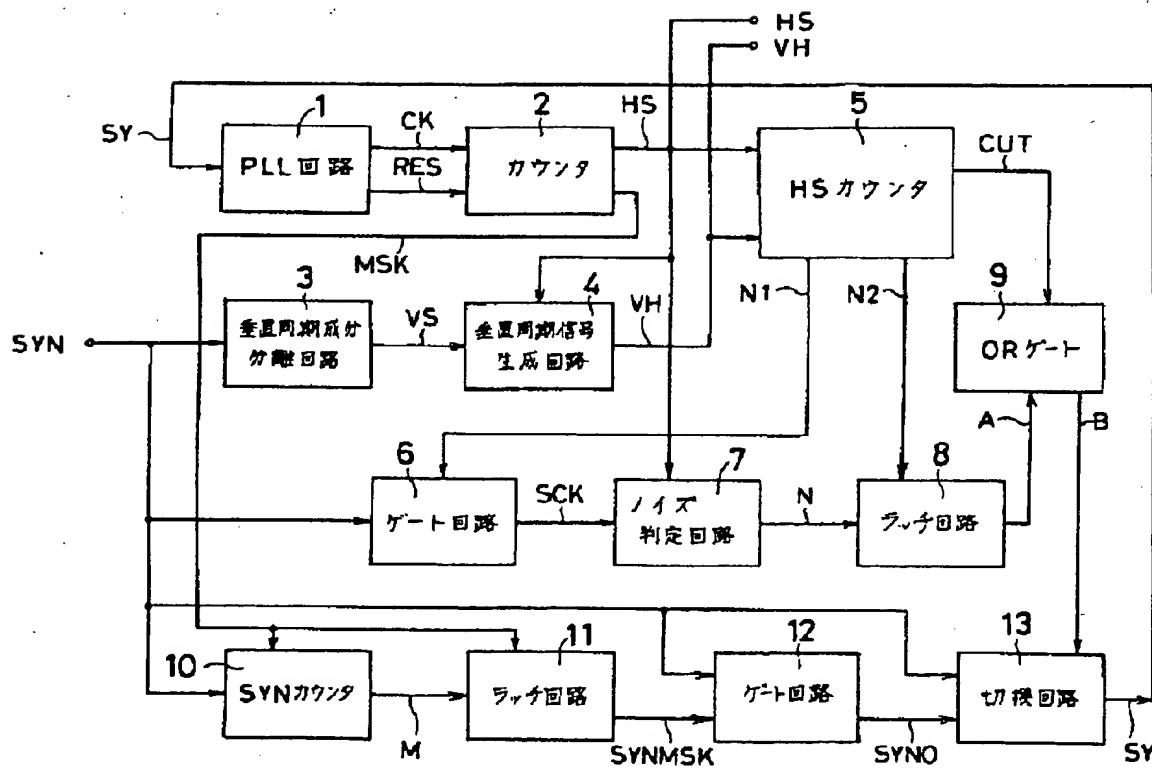
第1図は本発明の一実施例である同期回路の構成を示すブロック図、第2図はその同期回路の動作を示すタイミングチャート、第3図は従来の同期回路の構成を示すブロック図である。

1 … P L L 回路、 2 … カウンタ、 3 … 垂直同期成分分離回路、 4 … 垂直同期信号生成回路、 5 … H S カウンタ、 6, 12 … ゲート回路、 7 … ノイズ判定回路、 8, 11 … ラッチ回路、 9 … OR ゲート、 10 … SYN カウンタ、 13 … 切換回路

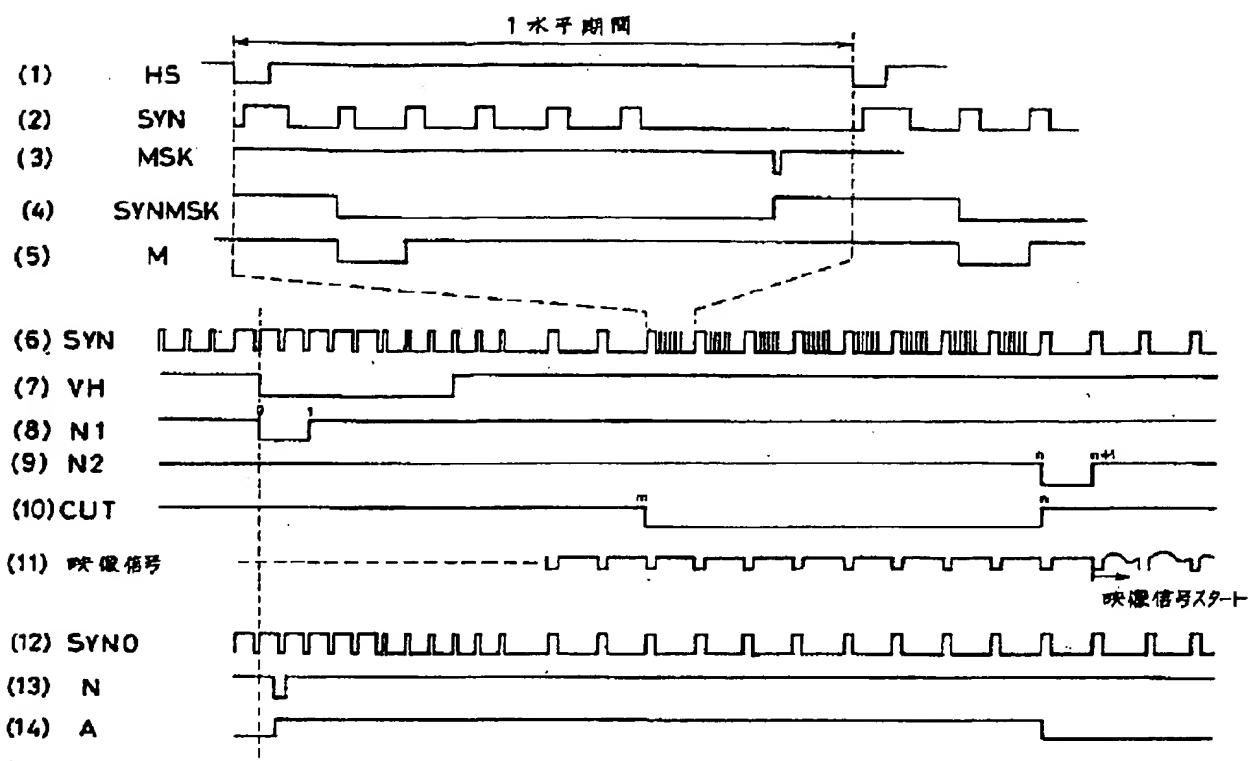
代理人 井理士 西牧 圭一郎



第 3 章



## 第一圖



第 2 図

## 第1頁の続き

⑤Int. Cl. 5

H 04 K 1/00  
 H 04 L 7/08  
 H 04 N 5/10

識別記号 庁内整理番号

Z	7117-5K
A	8949-5K
Z	9070-5C